

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-011713

(43)Date of publication of application : 17.01.1989

(51)Int.Cl.

B23H 1/02

(21)Application number : 62-167848

(71)Applicant : FANUC LTD

(22)Date of filing : 07.07.1987

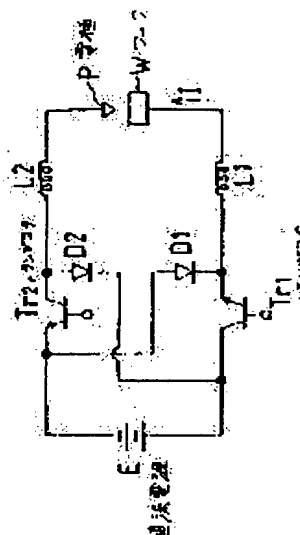
(72)Inventor : OBARA HARUKI

## (54) ELECTRIC DISCHARGE MACHINING DEVICE

## (57)Abstract:

PURPOSE: To eliminate the necessity of a current limiting resistor and to aim at enhancing the energy efficiency with less heat generation by controlling a switching element so as to turn on and off the latter, and by controlling discharge current in order to obtain a desired discharge current waveform.

CONSTITUTION: Transistors Tr1, Tr2 are turned on, and when the voltage of a d.c. current power source E is applied between an electrode P and a workpiece W, a discharge current I flows. Then, when transistors Tr1, Tr2 are turned off, energy accumulated in inductances L1, L2 flows through a diode D2, d.c. power source E and a diode D1, so as to establish a flywheel circuit. The gradients of rise-up and fall-down of the discharge current are determined by the values of the inductances L1, L2, and when these values are controlled by adding an inductance coil, an arbitrary discharge current waveform is obtained. Thus, it is possible to obtain an optional discharge current wave form with no use of a current limiting resistor, and thereby it is possible to enhance the energy efficiency with less heat generation.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

⑩ 日本國特許庁 (J.P.)	⑪ 特許出願公開
⑫ 公開特許公報 (A)	昭64-11713
識別記号	⑬ 公開 昭和64年(1989)1月11日
⑭ Int. Cl. <sup>4</sup> B 23 H 1/02	庁内整理番号 C-7908-3C

④発明の名称

④特價 昭62-167848

昭和 62(1987) 7 月 7 日

明者小原治樹 東京都日野市旭が丘3丁目5番地1 ファナック株式会社

商品開発研究所内

山梨県南 出 資 人 ア ナ ツ ク 株 式 有 限 公 司

上記オン・オフ制御手段は、他電圧回路中のみよ  
記スイッチング素子をオン・オフ制御するよ  
うにした特許請求の範囲第1項、第2項また  
は第3項記載の装置加工工程。

(5) 上記パルス発生回路は、放電期間及び電圧

印加禁止期間を合計した既定パルス幅のバル  
スを出力し、上記ソフトウェアスタには、該  
期間に対応する期間に上記スイッチング素子  
をオン・オフさせるデータを出力し、該期間  
終了時には上記スイッチング素子をオフに  
するデータを出力する。特許請求の範囲第2項  
または第3項記載の装置加工装置。

8) 上記パルス発生回路はカウンタで構成され、変更された計量値に応じてパルスを出し、上記ソフトウェアシステムをシフトさせるソフトウェアを計量するようにした時計測定の範囲は2度、第3期、第4期または第5期までの範囲加工可能。

7) 上記各スイッチング素子と電圧及びワーク  
関にはインダクタンスコイルが結合されてい

[illegible]

注意の波形が得られない。しかし、加工しようとするワーク及び使用する電極の材質は問わず、これらのものに適した放電電波波形を得ることが望ましい。

そこで、本民明の目的は、任意の技術開発施設形を築くことができる放電加工工場を提供することにある。

国産品を服従するための手段

[illegible]

る特別区等の建設費 1 項、第 2 項、第 3 項、  
第 4 項、第 5 項とは第 6 項記載の検査加工  
費。

### 3. 凡例の正確な説明

西武の未来

製造加工費、特に彫刻加工費においては、彫刻の材質やワークの材質に応じて、加工速度を向上させると共に彫刻機耗の少ない設備環境を必要とする。

また、投票法の無形によっては、ワークにク  
ラックが入ることがあり、クラックが入ることを  
防止するためにも、投票機改形を国民制覇でき  
ることが望ましい。

そこで、従来の、政府当局中の研究機関は、これを強化されて、民間産業の技術を開発しようとする民間工業界は、すでに公知である。

見明が解決しようとする問題点

電報局を設け、郵便局を開設しようとする。其の発展によりエニヤースの大増く、また、牧畜業の盛んも図られたものとなり、

[illegible]

總  
作

[illegible]

[illegible]

國  
庫  
券

第1図は、本発明の一実施例の装置加工工程の  
基本回路列で、Eは直感型磁石、Pは電磁石、Wはワ  
ークであり、直感型磁石Eの一方の端子とワークW  
はスィッチング素子としてのトランジスタT1  
を介して接続され、直感型磁石Eの他方の端子と電  
極Pはスィッチング素子としてのトランジスタ  
T1、T2を介して接続されている。なお、L1、L  
2はトランジスタT1、T2から各ワーク  
W、電極Pまでのリード線によって発生する誘導  
インダクタンスである。また、必要に応じてイン

4のデータ型定用の名オアグートG1～Gnに入  
力されている。

以上のような関係において、本実施例の動作を第3図のタイミングチャートと共に説明する。

マシニング箇所SOが入力されていない状態では、ワークWと電極P間には電圧は印加されておらず、

ワークウと電源P面には電圧は印加されておらず、コンパレータ1の出力S3は1レベルにあり、又、ワンショットマルチバイブレータ5から出力S1が出力されておらず、オプアゲート7の出力信号S14は1レベルにある。又、カウンタ2からその出力信号S5、S6は出力されておらず、同様にその出力信号S9、S10は出力されておらず、オプアゲート8、10からは出力がなされます。その結果、オプアゲート11、12には出力レベルの信号が出力されておらず、トランジスタTr1、Tr2はOFF状態であり、ワークウと電源P面には同様に電圧は印加されていない。

そこで、図3図(a)に示すように、アシニン  
グ酸がSOが入力されると、アシンドグート位の他  
方の端子には、カウンタ2の出力のOFF状態がS

ンスコイルを付加して調製するようにする。

第2図は、上記トランジスタT1、T2を制御する制御回路のブロック図で、1はワークWと電源P間のチャップ電圧を抵抗R1、R2で分圧した分圧チャップ電圧V6と比較電圧V1を比較し、分圧チャップ電圧V6が大きいかを出力するコンパレータである。2はワークWと電源Pに接続された抵抗を流れる電流期間、及びワークWと電源Pへの電圧印加禁止期間を発生するパルス発生回路で、本装置側では、カウンタで構成され、オシロスコプで出力S4でリセットされ、クロックCGLのカウントを開始し、放電期間を発生する出力値M（以下、ON値という）S5を出力し、放電期間が終了すると電圧印加禁止期間を発生する出力値M（以下、OFF値という）S6を出力するものである。3、4はスイッチング動作をオシロで確認でき、本装置側ではソフトレリーズで構成され、既述ソフトリリズス3、4の各スイッチには各々アンダコートQ1～Q4を介して

800インパンター13でインパンター14とHLKの

レベルの図表を出し、この図表の立上りでワン・ショーマチアパブ・アレーナ・S5がトリガされ、第3図(b)に示すようにパルス出力信号S1を出力する。図出力信号S1はソフトレトリック3、4の各データ設定用のアンドゲートG1~Gnに入力され、図示せず(図示せず)で設定された値がソフトレトリック3、4の各ビットにアンドゲートG1~Gnを介して与えられる。一方、出力信号S1はオプゲート7に入力され、これによりオプゲート7からは出力信号S4が出力され、オプゲート1、12を介してソフトレトリックT1、T2にONにする(第4図(j)、(k)参照)。そのため、図表第5の図に印加したラングストT1、T2を介してワーキング電源部印加に切り、オプゲート7が、分岐オプゲート

VL6 は超導電圧 VL より大きくなり(第3図(c)参照)、コンパレータ1からはHレベルの出力が得られ(第3図(d)参照)、この電圧が出力され(第3図(e)参照)、この電

トレスタ3.4の出力S7.8は第3図(H)  
(J)に示すように、第シフトレジスタ3.4に  
送達されたデータに基いて出力アンドゲート9.  
10を介して、オプゲート11.12に入力され  
る。その結果、オプゲート17の出力S441レベ

心になって、ツレトラス3、4年の出力  
 97、S8により、アンドカート9、10、x7  
 カート11、12を引くラングスタ1、  
 T12ON、OFFすることゝなる(第3回  
 (J)、(h)参照)。そして、カート2に固定  
 された放電回路(ON線路)がツレTON回路S  
 5を引くべしとなり、アンドカート9、10を  
 引出すこととラングスタ1、T12OFF  
 となり、ウーラウと回路が互への固定増加停止  
 する。

一方、ON電時S5が停止すると、カウンタ2からはOFF電時S6が出力され(第3図(0)参照)。インバータ13を介してアンドゲート6の一方の入力端子がレベルとなるから、アンドゲート6の出力はレベルとなる。そして、カウンタ2

以上が、本発明の基本的動作であり、次に本実施例による放電管放電形の制御について述べる。放電管放電形制御は、シフトレジスタ3、4の各ビットB1～Bnに設定するデータによって制御するもので、第4図(a)に示すように、シフトレジスタ出力される各ビットに対し「1」を設定し、残りのビットには「0」をセットし、両シフトレジスタ3、4の両端パターンを同じとする。第4図(a)ではB1～B4までを「1」にセットし、残りを「0」にセットしている。その結果、ワークWと電極P間に電圧が印加され、放電管が励起されて、オアゲート7の出力S4が立下り、この立下りでカウンタ2からON信号S5が出力される。アンドゲート8を介してクロックパルスCLが両シフトレジスタ3、4の出力をトランジスタT1、T2のベースに印加する。第4図(a)に示すようにシフトレジスタ3、4に入力され、両シフトレジスタ3、4は順次シフトしながら出力を出し、アンドゲート9、10、オアゲート11、12を介してシフトレジスタ3、4

に設定することになる。

一方、ワークWと電極Pがショートした場合は第3図(c)の(i)に示すように、チャージ電圧(その分圧V6)が上昇しないからコンパレータ1からHレベルの信号S3が出力されず、オアゲート7からは、ワンショットマルチバイアレータ5の出力S1のみが出力S4され、カウンタ2をリセットスタートさせ、トランジスタT1、T2をシフトレジスタ3、4に設定したデータに従って、オン、オフさせることになる。

のビットB1～B4に「1」がセットされている。放電管放電4クロックパルス間トランジスタT1、T2を第4図(b)に示すようにオン状態にする(なお、第4図以下第10図までは、放電管放電4クロックパルス間トランジスタT1、T2がON、OFF状態を表わしている)。そのため、放電管放電1は、インダクタンスL1、L2の値によって決まる増加率(勾配)で増大し、シフトレジスタ3、4からの出力が「0」になり、トランジスタT1、T2がOFFとなると、インダクタンスL1、L2に蓄えられたエネルギーがファイナール回路のダイオードD1、D2を介して流れ、放電管放電1はインダクタンスL1、L2の値で決まる減少率(勾配)で減少する。このとき放電管放電1の波形は第4図(c)に示すように、三角形状の波形となる。以下、各周期放電管放電1が流れるこ

ととなる。次に、第5図(a)に示すように、シフトレジスタ3、4の始めの各ビットに「1」を設定し、残りのビットは「0」に設定することになる。放電管放電1は増大し、その増加率は大きく、トランジスタT1がオフのときは放電管放電1は減少し、その減少率は小さくなるため、第8図(e)に示すような放電管放電形状となり、第8図(f)に示すような放電管放電形状を得ることができる。又、第9図(f)に示すような三角波で近似的な放電管放電形状を得る場合には(なお、第4図の放電管放電形状と比べ、第8図の放電管放電形状は放電管放電の増加率、減少率が小さい場合)、一方のシフトレジスタに(この側ではシフトレジスタ3)に所定周期パターンで放電管放電形状、ON信号S5が出力される期間の1/2期間に所定周期パターンで設定し、トランジスタT1を所定周期で繰り返すようにさせる。そして、オアゲート9の出力をトランジスタT1のベースに印加し、第8図(d)に示すように、シフトレジスタ4の各ビットB1～Bnにはすべて「1」をセットし、第8図(d)に示すように、放電管放電形状、トランジスタT2をオン状態にする

こととなる。次に、第5図(a)に示すように、シフトレジスタ3、4の始めの各ビットに「1」を設定し、残りのビットは「0」に設定することになる。放電管放電1は増大し、その増加率は大きく、トランジスタT1がオフのときは放電管放電1は減少し、その減少率は小さくなるため、第8図(e)に示すような放電管放電形状となり、第8図(f)に示すような放電管放電形状を得ることができる。又、第9図(f)に示すような三角波で近似的な放電管放電形状を得る場合には(なお、第4図の放電管放電形状と比べ、第8図の放電管放電形状は放電管放電の増加率、減少率が小さい場合)、一方のシフトレジスタに(この側ではシフトレジスタ3)に所定周期パターンで放電管放電形状、ON信号S5が出力される期間の1/2期間に所定周期パターンで設定し、トランジスタT1を所定周期で繰り返すようにさせる。そして、オアゲート9の出力をトランジスタT1のベースに印加し、第8図(d)に示すように、シフトレジスタ4の各ビットB1～Bnにはすべて「1」をセットし、第8図(d)に示すように、放電管放電形状、トランジスタT2をオン状態にする

の各ビットすべてに「1」を設定する。その結果、放電管放電1は増大し、その増加率は大きく、トランジスタT1がオフのときは放電管放電1は減少し、その減少率は小さくなるため、第8図(e)に示すような放電管放電形状となり、第8図(f)に示すような放電管放電形状を得ることができる。又、第9図(f)に示すような三角波で近似的な放電管放電形状を得る場合には(なお、第4図の放電管放電形状と比べ、第8図の放電管放電形状は放電管放電の増加率、減少率が小さい場合)、一方のシフトレジスタに(この側ではシフトレジスタ3)に所定周期パターンで放電管放電形状、ON信号S5が出力される期間の1/2期間に所定周期パターンで設定し、トランジスタT1を所定周期で繰り返すようにさせる。そして、オアゲート9の出力をトランジスタT1のベースに印加し、第8図(d)に示すように、シフトレジスタ4の各ビットB1～Bnにはすべて「1」をセットし、第8図(d)に示すように、放電管放電形状、トランジスタT2をオン状態にする

示すように放電管放電1は増大した三角波の波形となり、この波形は第6図(d)に示すような放電管放電形状となる。上記第4図～第6図に示す例では、シフトレジスタ3、4のビットB1～Bnに同じパターンを設定し、トランジスタT1、T2を同期してオン、オフさせた(このため、第4図～第6図の例で示す放電管放電形状は対称な波形である)。シフトレジスタ4、アンドゲート10、オアゲート11は必要なく、1つのシフトレジスタ3、アンドゲート9、オアゲート11のみでよく、オアゲート11の出力をトランジスタT1、T2のベースに入力すればよい。しかし、以下第7図～第10図に示す例は、シフトレジスタ3、4に異なるパターンを設定するようにしている。まず、第7図に示す例では、シフトレジスタ3には始めの各ビットに「1」を、以後は「0」と「1」を繰り返す。この繰り返し「0」と「1」の比は第7図の例では2対1とし、第7図(a)に示すように設定する。また、シフトレジスタ4

(e)に示すような放電管放電形状を得ることとなる。この放電管放電1の波形は第7図(f)に示すように方形波と近似できるが、第5図で示した方形波の放電管放電形状と比べ、リップルの少ない方形波を得ることが出来る。なお、トランジスタT1とT2のオン、オフ動作を逆にし、即ち、シフトレジスタ3、4に設定するパターンを逆にし、同一の放電管放電形状を得ることができる。第8図は、放電管放電1が放電管放電形状、ON信号S5が出力されている(カウンタ2からON信号S5が出力されている)間、図大し続け、第8図(f)に示すような放電管放電形状を得る場合の例で、シフトレジスタ3、4のどちらか一方に、第8図の例ではシフトレジスタ3に「1」、「0」のパターンを所定周期パターンで設定し、トランジスタT1を所定周期で繰り返すようにさせる。そして、オアゲート9の出力をトランジスタT1のベースに印加し、第8図(d)に示すように、シフトレジスタ4の各ビットB1～Bnにはすべて「1」をセットし、第8図(d)に示すように、放電管放電形状、トランジスタT2をオン状態にする

こととなる。次に、第5図(a)に示すように、シフトレジスタ3、4の始めの各ビットに「1」を設定し、残りのビットは「0」に設定することになる。放電管放電1は増大し、その増加率は大きく、トランジスタT1がオフのときは放電管放電1は減少し、その減少率は小さくなるため、第8図(e)に示すような放電管放電形状となり、第8図(f)に示すような放電管放電形状を得ることができる。又、第9図(f)に示すような三角波で近似的な放電管放電形状を得る場合には(なお、第4図の放電管放電形状と比べ、第8図の放電管放電形状は放電管放電の増加率、減少率が小さい場合)、一方のシフトレジスタに(この側ではシフトレジスタ3)に所定周期パターンで放電管放電形状、ON信号S5が出力される期間の1/2期間に所定周期パターンで設定し、トランジスタT1を所定周期で繰り返すようにさせる。そして、オアゲート9の出力をトランジスタT1のベースに印加し、第8図(d)に示すように、シフトレジスタ4の各ビットB1～Bnにはすべて「1」をセットし、第8図(d)に示すように、放電管放電形状、トランジスタT2をオン状態にする

定する。そのため、トランプスタター1は放電開始直前の前導で所定距離をオン、オフし、後導ではオフとなり、トランプスタター2は、放電開始時の前導ではオン状態となり、後導ではオン、オフを所定距離で繰り返すこととなる。トランプスタター1、2が同時に増幅又は減少したときは、放電電流1は急激に増加又は減少し、どちらか一方が増減し、第9図(e)の組合せには、放電電流1はゆっくりと減少し、第9図(f)に示すような放電電流が形成されることを得ることができ、この状態は第9図(g)のように近似的なことが出来る。

第10回も第9回と同様に三半角の波で描き直され、形をゆるる質を示すもので、一方のシャフトレスタ(シフトレスタ3)に所定周波パターンで「1」が、「0」を置き、他方のシャフトレスタ(シフトレスタ4)には波の閉間の前半に於けるシャフトに「1」、後半は「0」を置き、この場合には「1」がシャフト1、T-2は第10回(b)、(d)に示すようにオン、オフし、前述した理由により、波の閉間は、第10回(c)

よりでトリガされ、設定指定量のバルスをバルス発生装置に送り出し、このバルス発生装置から発生装置より出力させ、このバルス発生装置からの出力中、ソフトレジスタ3, 4をソフトさせ、上記上流した発生装置パターンカウンタレジスタT1, T2をオン、オフ制御し、所定期間中、オフ制御した場合はソフトレジスタ3, 4からの出力を停止させ、即ち、ソフトレジスタ3, 4の発生装置停止させ、即ち「0」を設定するため、ソフトレジスタのビット数を少なくし、すべてのビットレジスタとしても上記バルス発生装置の出力バルスを制御しないように設定し、上記バルス発生装置の出力バルスの後半期間はカウンタレジスタT1, T2をオンにオフ状態とし、高バルス発生装置の出力をインバータ13に入力するようにしておけば、高バルス発生装置の出力の立下り（インバータ13の立下り）によりワンショットマルチバイアスレータ5よりトリガされることとなり、前述したバルスと同様に動作を繰り返すこととなる。即ち、バルス発生装置からは、放電期間及び電圧印加期間を合計したバルス幅のバルスを出力させ、放電期間

- 83 -

に示すような複電磁波影となり、第10図(1)に示すような三角波に近似できる。

に示すような三角柱に近似できる。

1. 本邦の政治的・経済的・社会的・文化的発展に資する。

[illegible]

及び罹印加停止期間はシフトレダスタ3.4によつて決めるようにしてもよい。

महाराष्ट्र

本邦では、遊樂團制度、スリッパチング票子をオ  
ン・オフ制にして遊樂税を制して希望する遊  
樂團活動費を費うようにしたら、従来のように  
遊樂團活動費を制するのではなく、遊樂團制  
度維持を必要としないから、民間が少なく新制の  
遊樂税を必要とするところである。

#### 4. 図面の書き方と読み方

第1圖は本質的の一変異例の本質図、第2圖は第1圖のトラウマを誘起する時間図、第3圖は変異期におけるタイミングチャート、第4圖～第10圖は変異期における細胞分裂期をあらわすための動作説明図である。

イー電話、WWW、E-直送買取、

Tr1 Tr2 Tr3 Tr4

01 D22347 1

[illegible]

ダンス、1…コンバレータ、2…カウンタ、

-84-

電話 64-11713 (8)

3. 4-シ7トレスタ、5-ワンシヤットル  
チバイアレ-タ、6. 8. 9. 10-7ンドグ-  
ト、7. 11. 12-オググ-ト、13-インバ  
-タ、G1-90-7ンドグ-ト。

特許出願人 ファナック株式会社

代理人 王士國 律師事務所

1347

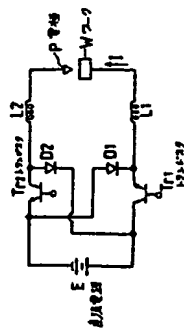
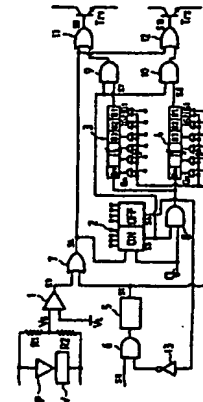
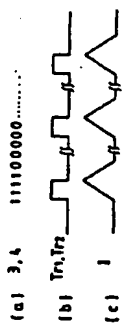


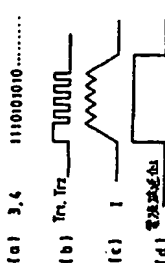
图 1-1-1



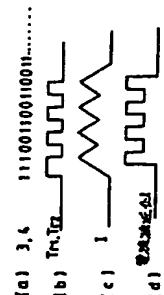
第 4 回



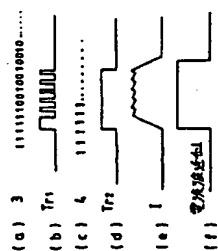
四、



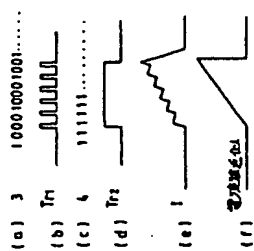
5



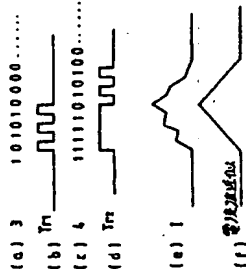
3



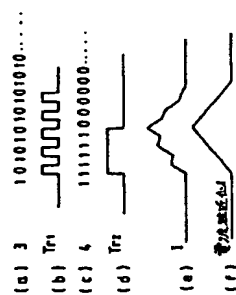
第 7 図



第 8 図



第 9 図



第 10 図